

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-177134

(43)Date of publication of application : 02.07.1999

(51)Int.Cl.

H01L 33/00

H01L 21/28

H01S 3/18

(21)Application number : 09-343524

(71)Applicant : SHARP CORP

(22)Date of filing : 15.12.1997

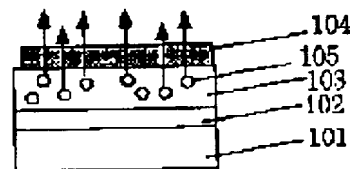
(72)Inventor : YAMADA TAKESHI

(54) MANUFACTURE OF SEMICONDUCTOR ELEMENT, SEMICONDUCTOR, MANUFACTURE OF LIGHT EMITTING ELEMENT, AND LIGHT EMITTING ELEMENT

(57)Abstract:

PROBLEM TO BE SOLVED: To simplify a complicated process by removing hydrogen immediately below an electrode by performing annealing after an electrode is formed, by forming the electrode as a hydrogen permeating electrode by using Pd and obtaining a good ohmic contact between a metal and a semiconductor by forming an electrode on the cleans surface of GaN which has not been subjected to any high-temperature process, and then, by reducing the number of performing times of high-temperature processes in an element manufacturing process to one time.

SOLUTION: After an Si-doped n-type GaN layer 102 is formed to a thickness of 4  $\mu$  m on a C-face of a sapphire substrate 101 by using an MOCVD device, a GaN film 103 doped with Mg to an impurity concentration of about  $1 \times 10^{20} \text{ cm}^{-3}$  is grown on the layer 102 to a thickness of 1  $\mu$  m. Then a Pd electrode 104 which is a hydrogen permeating electrode is formed to a thickness between 40  $\text{\AA}$  and 1  $\mu$  m on the clean surface of a nitride gallium semiconductor before the semiconductor is subjected to annealing which is performed for changing the polarity of the semiconductor to the p-type. Then the semiconductor is annealed for 10-minutes at 700° C in an inert gas atmosphere of nitrogen, argon, etc.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japanese Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-177134

(43) 公開日 平成11年(1999) 7月2日

(51) Int.Cl.<sup>8</sup>

識別記号

F I

H 0 1 L 33/00

H 0 1 L 33/00

C

21/28

3 0 1

21/28

3 0 1 H

H 0 1 S 3/18

H 0 1 S 3/18

審査請求 未請求 請求項の数5 O L (全 5 頁)

(21) 出願番号

特願平9-343524

(22) 出願日

平成9年(1997)12月15日

(71) 出願人 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(72) 発明者 山田 剛

大阪府大阪市阿倍野区長池町22番22号 シ

ャープ株式会社内

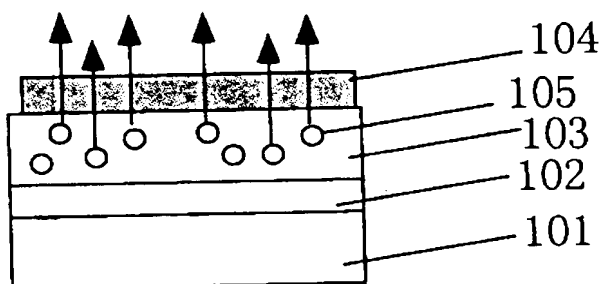
(74) 代理人 弁理士 小池 隆彌

(54) 【発明の名称】 半導体素子の製造方法及び半導体素子、並びに発光素子の製造方法及び発光素子

(57) 【要約】

【課題】 p型化アニールは高温プロセスのため、GaN系半導体表面付近の窒素の再蒸発により、その上に形成した電極に良好なオーミック接触が得られない。更に、2回の高温プロセスによって、サファイア基板と窒化ガリウム系半導体の格子定数等の違いによる半導体層の結晶欠陥等で発光効率が下がる。

【解決手段】 サファイア基板101C面上にMOCVD装置を用いてSiドーパのn-GaN層102を4μmの膜厚で成長した後、不純物濃度が $1 \times 10^{20} \text{ cm}^{-3}$ 程度にMgのドーパされたGaN103を1μmの膜厚で成長させる。p型化アニールを行う前の清浄な窒化ガリウム系半導体の表面に、水素透過性電極であるPd電極104を厚さ40Å～1μmの範囲で形成する。その後、窒素もしくはアルゴン等の不活性ガス雰囲気中で700℃、10分間の熱アニールを行う。



## 【特許請求の範囲】

【請求項1】 p型ドーパントをドーブした高抵抗の窒化ガリウム系化合物半導体表面に、水素透過性電極を形成し、その後熱処理を行いp型層を得ることを特徴とする半導体素子の製造方法。

【請求項2】 請求項1に記載の製造方法で作製された半導体素子であり、前記水素透過性電極の主要構成材料がPdであることを特徴とする半導体素子。

【請求項3】 前記水素透過性電極が2層構造であり、p型ドーパントをドーブした高抵抗の窒化ガリウム系化合物半導体に接する側がPd電極であり、Pd電極の上が金属電極であり、該金属電極の厚さが20～200Åであることを特徴とする請求項2に記載の半導体素子。

【請求項4】 基板上に窒化物系化合物半導体のn型層、発光層、p型層をこの順に形成し、該p型層上に主要構成材料がPdである水素透過性電極を形成し、該水素透過性電極の一部に水素を透過しない材料からなる電極ハットを形成し、その後、600℃以上900℃以下の温度で熱アニールを行うことを特徴とする発光素子の製造方法。

【請求項5】 請求項4に記載の製造方法で作製された発光素子であり、前記水素透過性電極が2層以上で構成されており、p型半導体に接する側がPd電極であり、該Pd電極上の金属の膜厚が20～200Åであり、該Pd電極と該金属の膜厚の合計膜厚が40～400Åであることを特徴とする発光素子。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】 本発明はp型ドーパントをドーブした窒化ガリウム系化合物半導体のp型化法及び素子化のプロセスに関する。

## 【0002】

【従来の技術】 従来の窒化ガリウム系化合物半導体発光素子のプロセスについて簡単に説明する。図4に従来用いられていたプロセスの概略図を示す。サファイア基板401上にn型層402、発光層（活性層）403、p型層404の順にGaN系化合物半導体を成膜した後、p型ドーパントをドーブした層を低抵抗化するために一回目の熱処理（p型化アニール）を行う。p型ドーパントとしてMgなどがドーピングされている窒化ガリウム系半導体のp型層では、Mgなどのドーパントが成膜の際、キャリアガスのH<sub>2</sub>や反応ガスのNH<sub>3</sub>の水素405と化合し、電気的に補償されてしまうので、p型層の抵抗が大きかった。そこで、MgとHを切り離しHをGaN膜外に放出させてp型層を低抵抗化させなければならず、このp型化アニール工程が必要となるのである。

（図4（a）参照）このp型化アニール工程は通常800℃程度の高温で10分程度行われる。その後、RIEによりn型層を露出させ、n電極407、及びp電極406の形成を行ってから2回目の熱処理（アロイ処理）

を実施する。（図4（b）参照）これは、半導体と金属の合金化を行って、コンタクト抵抗を下げるための工程である。以上のように素子化に際して計2回の高温プロセス（p型化アニール、アロイ処理）が必要であった。またp型ドーパントをドーブした窒化ガリウム系半導体のp型化アニールを行う際、電極直下はp型ドーパントであるMgと結合した水素が電極を透過できないため低抵抗化できないことが知られている。（特開平6-232450号公報）このためプロセスの順番としては、上記のようにp型化アニールの後に、電極形成を行っていた。

## 【0003】

【発明が解決しようとする課題】 p型化アニールは通常700℃以上と高温のプロセスであるため、窒化ガリウム系半導体表面付近の窒素の再蒸発により、上記工程後、電極形成した場合、良好なオーミック接触が得られないといった問題があった。更に、素子化のプロセスで2回の高温プロセスが必要であり工程が煩雑になると同時に、サファイア基板と窒化ガリウム系半導体の格子定数、熱膨張係数の違いから、高温プロセスを繰り返す事による膜の膨張と縮小に伴って、半導体層に結晶欠陥、転位、クラックなどが発生し発光効率が下がるといった問題があった。本発明は上記問題点を解決する事を目的とする。

## 【0004】

【課題を解決するための手段】 本願の請求項1に記載の半導体素子の製造方法は、p型ドーパントをトーブした高抵抗の窒化ガリウム系化合物半導体表面に、水素透過性電極を形成し、その後熱処理を行いp型層を得ることを特徴とする。

【0005】 本願の請求項2に記載の半導体素子は、請求項1に記載の製造方法で作製された半導体素子であり、前記水素透過性電極の主要構成材料がPdであることを特徴とする。

【0006】 本願の請求項3に記載の半導体素子は、前記水素透過性電極が2層構造であり、p型ドーパントをトーブした高抵抗の窒化ガリウム系化合物半導体に接する側がPd電極であり、Pd電極の上が金属電極であり、該金属電極の厚さが20～200Åであることを特徴とする。

【0007】 本願の請求項4に記載の発光素子は、基板上に窒化物系化合物半導体のn型層、発光層、p型層をこの順に形成し、該p型層上に主要構成材料がPdである水素透過性電極を形成し、該水素透過性電極の一部に水素を透過しない材料からなる電極ハットを形成し、その後、600℃以上900℃以下の温度で熱アニールを行うことを特徴とする。

【0008】 本願の請求項5に記載の発光素子は、請求項4に記載の製造方法で作製された発光素子であり、前記水素透過性電極が2層以上で構成されており、p型半

導体に接する側がPd電極であり、該Pd電極上の金属の膜厚が20~200Åであり、該Pd電極と該金属の膜厚の合計膜厚が40~400Åであることを特徴とする。

【0009】上記に示した製造方法によれば、一回も高温プロセスも経ていない清浄なGa<sub>0.9</sub>N表面に電極形成を行う事ができる。更に、特定の電極を用いることにより、その後の電極形成した後のp型化アニールによって電極直下の水素を透過し低抵抗なp型Ga<sub>0.9</sub>Nを形成することができる。また、半導体と電極間でオーミック接触を得るための熱アニールを兼ねる事ができる。このため素子化のプロセスに於ける高温プロセスを1回に削減することができる。

【0010】

【発明の実施の形態】以下、本発明を具体的な実施の形態に基づいて説明する。

（実施の形態1）図1は、本発明の実施の形態1のGa<sub>0.9</sub>N半導体受光素子を示す構造概略図である。101がサファイア基板であり、102がn-Ga<sub>0.9</sub>N層、103がMgドープGa<sub>0.9</sub>N層、104が水素透過性電極Pdである。

【0011】先ず、サファイア基板101C面上にMOCVD装置を用いてSiドープのn-Ga<sub>0.9</sub>N層102を4μmの膜厚で成長した後、不純物濃度が $1 \times 10^{19} \text{ cm}^{-3}$ 程度にMgのドープされたGa<sub>0.9</sub>N層103を1μmの膜厚で成長させる。p型化アニールを行う前の清浄な窒化ガリウム系半導体の表面に、水素透過性電極Pd電極104を厚さ40Å~1μmの範囲で形成する。その後、窒素もしくはアルゴン等の不活性ガス雰囲気中で700℃、10分間の熱アニールを行う。この時のPdの膜厚と、p-Ga<sub>0.9</sub>Nの抵抗率の関係をグラフに示したのが図2の●である。この時Pdが水素透過性電極であり、Pd電極直下の窒化ガリウム系半導体中の水素105が電極を透過していくため、MgドープGa<sub>0.9</sub>N層を低抵抗のp型にする事ができる事が分かった。抵抗率としては、 $1.2 \Omega \cdot \text{cm}$ であり、従来の場合と同程度の特性が得られ、半導体と金属間のコンタクト抵抗も従来の $1 \times 10^{-3} \Omega \cdot \text{cm}^2$ から $3 \times 10^{-3} \Omega \cdot \text{cm}^2$ に改善しており良好なオーミック接触が得られている。この時、上記に示した膜厚の範囲に於いて、水素透過性電極であるPdの膜厚によらず低抵抗なp-Ga<sub>0.9</sub>N膜が得られた。40Åより薄い膜厚では、良好なオーミック接触が得られず、また1μm以上では水素が透過できなくなるためMgドープGa<sub>0.9</sub>N層が低抵抗化できない。

【0012】また、熱アニール温度について400~1000℃の範囲で実験を行った。600~800℃の間で低抵抗なp-Ga<sub>0.9</sub>Nになり、更に金属電極との間でオーミック接触が得られる事が分かった。これにより、熱アニールを行う前の清浄なp-Ga<sub>0.9</sub>N表面に電極を形成することができ良好なオーミック接触が得られるように

なった。

【0013】（実施の形態2）本発明の実施の形態2で用いた試料の構造概略図が図3である。図3に示すようにサファイア基板301上にGa<sub>0.9</sub>Nバッファ層302、n型のGa<sub>0.9</sub>N層303、n型Al<sub>0.1</sub>Ga<sub>0.9</sub>N下部クラッド層304、In<sub>0.2</sub>Ga<sub>0.8</sub>N活性層305、薄層p型Al<sub>0.05</sub>Ga<sub>0.95</sub>N蒸発防止層306、p型Al<sub>0.1</sub>Ga<sub>0.9</sub>N上部クラッド層307、p型電極Ga<sub>0.9</sub>Nキャップ層308を順次積層する。次にRIE（反応性イオンビームエッチング）によってn型のGa<sub>0.9</sub>N層303が露出するまでドライエッチングし、n型のGa<sub>0.9</sub>N層の露出した表面の一部にn電極312を形成する。その後p型電極Ga<sub>0.9</sub>Nキャップ層308上の一部に透光性電極309を形成し、更に透光性電極上の一部にAuの電極パッド310を形成する。また図中の311はp-Ga<sub>0.9</sub>N層中の水素を表している。

【0014】ここで、素子化プロセスに関して詳細に述べる。先ずMOCVD装置を用いてH<sub>2</sub>雰囲気中でサファイア基板301を1050℃で加熱し、基板の表面処理を行う。その後、基板温度を500℃まで下げ、Ga<sub>0.9</sub>N又はAl<sub>0.1</sub>Nバッファ層302を形成する。この時バッファ層の層厚はGa<sub>0.9</sub>Nであれば250Å、Al<sub>0.1</sub>Nであれば500Åとする。次に基板温度を1020℃まで上げてn型のGa<sub>0.9</sub>N層303を4μm程度成長させ、同じ温度でn型Al<sub>0.1</sub>Ga<sub>0.9</sub>N下部クラッド層304を1μm成長させる。次に基板温度を800℃に下げノンドープ又はSiドープIn<sub>0.2</sub>Ga<sub>0.8</sub>N活性層305を約200Åの膜厚で成長させる。次に基板温度をノンドープ又はSiドープIn<sub>0.2</sub>Ga<sub>0.8</sub>N活性層305の成長温度以上かつp型Al<sub>0.1</sub>Ga<sub>0.9</sub>N上部クラッド層307の成長温度以下である約900℃にて薄層p型Al<sub>0.05</sub>Ga<sub>0.95</sub>N蒸発防止層306を成長させる。その後成長温度を約1020℃まで上げ、p型Al<sub>0.1</sub>Ga<sub>0.9</sub>N上部クラッド層307を約1μm成長させる。次にp型電極Ga<sub>0.9</sub>Nキャップ層308を約1μm成長させる。この時薄層p型Al<sub>0.05</sub>Ga<sub>0.95</sub>N蒸発防止層306は、基板温度を1020℃まで上げる間に良質膜となる。その後、n電極312を形成するため、レジストを塗布してパターニングを行い成長した半導体層の一部をドライエッチングにより除去してn型のGa<sub>0.9</sub>N層303を露出させる。Ti、Alの順でn-Ga<sub>0.9</sub>N層上に、各々膜厚300Å、800Åで蒸着しn電極312を形成する。ついで水素透過性電極Pdを50Åの膜厚で蒸着し透光性電極309を形成し、更にAuの電極パッド310を透光性電極309上の一部に800Åの層厚で形成する。

【0015】電極形成終了後、窒素もしくはAr等の不活性ガス中で600~900℃で1分から30分間熱アニールを行う。この熱アニールは、同時に一度の熱処理において窒化ガリウム系半導体のp型層の低抵抗p型化

とp電極の低コンタクト抵抗化を実現するものである。透光性電極の層厚を上記で示した値に制御することにより、熱アニールによりMgから切り離されたp-GaN層中の水素311をGaN膜外に通抜けさせることができ、上部にAu電極パッドがない領域のp型層313を選択的に低抵抗化する事ができる。Au電極が非常に厚いため、Au電極直下の窒化ガリウム系半導体内の水素がAu電極を通り抜けることができず、この部分のp型層は高抵抗のまま残る。以上のような、プロセス工程を経ることにより、Au電極パッド直下は高抵抗で、Auパッドがない透光性電極部分は低抵抗な膜が作製できる。最後にダイシングする事によりLEDチップを形成している。

【0016】ここで、透光性電極部をPd/Auの2層構造にした場合の、Pd/Au総膜厚とp-GaNの抵抗率の関係をグラフに示したのが図2の■で表されたグラフである。この場合はPdの膜厚は400Åで一定としてあり、Auの膜厚を0から4000Åまで変化させている。Auの厚さが160Åまではp-GaNの抵抗率は $50\Omega/\text{cm}^2$ 程度であり、Auが160Å以下と薄い状態ではp-GaN中の水素がPd/Au電極を透過しp-GaNは低抵抗化する事が分かる。しかし、Auの膜厚が160Åより厚くなるとp-GaNは高抵抗である。Pd上の金属がNi、Ptと異なっても同じような結果がえられた。更にPd/Au電極の800℃、20分間の熱アニール後のコンタクト抵抗は $1 \times 10^{-3}\Omega \cdot \text{cm}^2$ であり、オーミック特性に関しても良好な特性が得られ、透光性電極をこのように2層化する事で、Pdの高温プロセスにおける酸化といった問題が回避できることが分かった。

【0017】また、上記の実施形態では、水素透過性電極の材料としてPdを用いたが、Pdを主成分とし、他の金属が10%程度の割合で混入させても、同様の効果が得られることが確かめられた。この場合、反応性の高い金属(Ti、Mg、Zn、等)をPdに10%程度混入させることにより、熱処理時のPdと下地であるp型電極GaNキャップ層308との反応が促進され電極の密着性が上がる効果が得られた。

【0018】上記に述べたようなプロセスを行うことにより簡単にセルフアライン的に電流狭窄構造を作製することができる。更にp型化アニール処理を行う前に電極形成を行っているため、表面からの窒素抜け、膜表面の不純物とのコンタミネーションとうを防ぐことができ電極の特性が向上する。またこれまで2回必要であった高温プロセス(p型化アニール、アロイ処理)の工程を1回で済むようになり、プロセス工程の簡略化と共に膜の

熱によるダメージも軽減する事ができる。

【0019】

【発明の効果】水素透過性電極であるPdを用いることにより、電極形成後においても電極直下の水素が熱アニールによって抜けるため、一度の高温プロセスを経ない清浄なGaN表面に電極形成を行え、金属と半導体の間で良好なオーミック接触が得られる。また、素子化のプロセスにおける高温プロセスを2回から1回に削減できることから、煩雑なプロセスを簡略化する事ができ、更に高温プロセスによる膜へのダメージを減少させることができる。更にPd電極を用いた部分と、他の電極を用いた部分をGaN表面に形成することにより、p型ドーパントをドーブした窒化ガリウム系化合物半導体層を選択的にp型化する事ができ、例えば電流狭窄構造等を作り込むことができる。上記で示した水素透過性電極Pdでなく、ある膜厚以下に薄くした電極を用いた場合にも、上記で示したような効果が得られる。

【図面の簡単な説明】

【図1】本発明の一実施の形態によるp-GaN上に形成された水素透過性電極Pdの構造概略図である。

【図2】MgドーブGaNの熱アニール後の抵抗率とGaN上に形成された電極の厚さとの関係を表したグラフである。

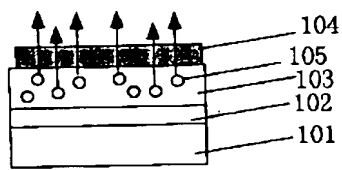
【図3】本発明の一実施の形態によるLEDの構造概略図である。

【図4】従来例のLED構造概略図である。

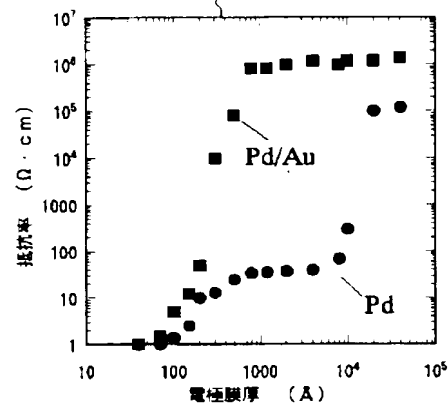
【符号の説明】

- 101 サファイア基板
- 102 n-GaN層
- 103 MgドーブされたGaN層
- 104 Pd電極
- 105 水素
- 301 サファイア基板
- 302 GaNパッドファ層
- 303 n型のGaN層
- 304 n型 $\text{Al}_{0.1}\text{Ga}_{0.9}\text{N}$ 下部クラッド層
- 305  $\text{In}_{0.2}\text{Ga}_{0.8}\text{N}$ 活性層
- 306 薄層p型 $\text{Al}_{0.05}\text{Ga}_{0.95}\text{N}$ 蒸発防止層
- 307 p型 $\text{Al}_{0.1}\text{Ga}_{0.9}\text{N}$ 上部クラッド層
- 308 p型電極GaNキャップ層
- 309 透光性電極
- 310 Auの電極パッド
- 311 p-GaN層中の水素
- 312 n電極
- 313 p型層

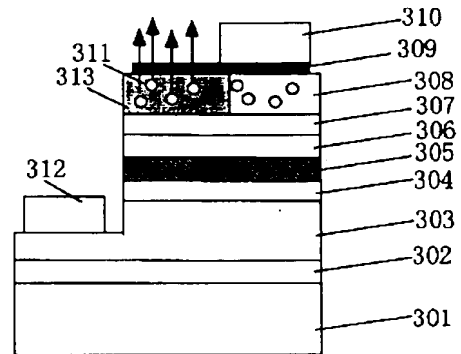
【図1】



【図2】



【図3】



【図4】

